

This Page Is Inserted by IFW Operations  
and is not a part of the Official Record

## **BEST AVAILABLE IMAGES**

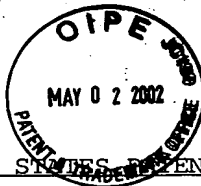
Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning documents *will not* correct images,  
please do not report the images to the  
Image Problem Mailbox.**



COPY OF ~~THE~~ PERS  
ORIGINALLY FILED

2815

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

Applicant(s): Jui-Lin HUNG, et al. )  
Serial No.: 10/071,061 )  
Filed: February 7, 2002 ) Our Ref: B-4498 619518-8  
For: "FUSE STRUCTURE" ) Date: April 23, 2002

#2 / Priority  
Paper  
5-21-02  
Ritula

CLAIM TO PRIORITY UNDER 35 U.S.C. 119

Honorable Commissioner of Patents and Trademarks  
Washington, D.C. 20231

Sir:

[X] Applicant hereby makes a right of priority claim under 35  
U.S.C. 119 for the benefit of the filing date(s) of the  
following corresponding foreign application(s):

<u>COUNTRY</u>	<u>FILING DATE</u>	<u>SERIAL NUMBER</u>
TAIWAN, R.O.C.	19 November 2001	90128590

RECEIVED  
MAY -9 2002  
9-2880 MAIL ROOM

[ ] A certified copy of each of the above-noted patent  
applications was filed with the Parent Application  
No. \_\_\_\_\_.

[X] To support applicant's claim, a certified copy of the above-  
identified foreign patent application is enclosed herewith.

[ ] The priority document will be forwarded to the Patent Office  
when required or prior to issuance.

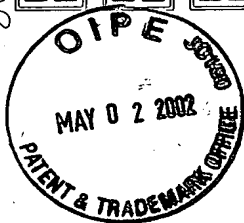
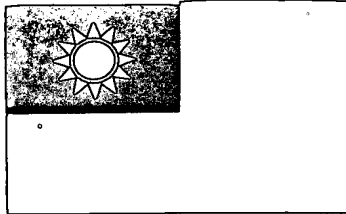
I hereby certify that this correspondence  
is being deposited with the United States  
Postal Service with sufficient postage as  
first-class mail in an envelope addressed  
to the "Commissioner of Patents and  
Trademarks, Washington, D.C. 20231",  
on April 23, 2002 by Suzanne Johnston.

Respectfully submitted,

Richard P. Berg  
Attorney for Applicant  
Reg. No. 28,145

LADAS & PARRY  
5670 Wilshire Boulevard  
Suite 2100  
Los Angeles, CA 90036  
Telephone: (323) 934-2300  
Telefax: (323) 934-0202

155N 10/071,061



中華民國經濟部智慧財產局

INTELLECTUAL PROPERTY OFFICE  
MINISTRY OF ECONOMIC AFFAIRS  
REPUBLIC OF CHINA

茲證明所附文件，係本局存檔中原申請案的副本，正確無訛，  
其申請資料如下：

This is to certify that annexed is a true copy from the records of this  
office of the application as originally filed which is identified hereunder:

申請日：西元 2001 年 11 月 19 日

Application Date

申請案號：090128590

Application No.

申請人：南亞科技股份有限公司

Applicant(s)

局長

Director General

陳明邦

發文日期：西元 2002 年 3 月 11 日  
Issue Date

發文字號：09111003658  
Serial No.

RECEIVED  
MAY -9 2002  
TC 2800 MAIL ROOM

申請日期：

案號：

類別：

(以上各欄由本局填註)

## 發明專利說明書

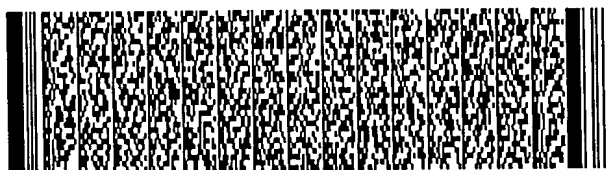
一、 發明名稱	中 文	熔絲結構
	英 文	
二、 發明人	姓 名 (中文)	1. 洪瑞麟 2. 王明響
	姓 名 (英文)	1. 2.
	國 籍	1. 中華民國 2. 中華民國
	住、居所	1. 台北市北投區溫泉路68巷6弄5號 2. 台中市美村路二段70巷36號
三、 申請人	姓 名 (名稱) (中文)	1. 南亞科技股份有限公司
	姓 名 (名稱) (英文)	1.
	國 籍	1. 中華民國
	住、居所 (事務所)	1. 桃園縣龜山鄉華亞科技園區復興三路669號
	代表人 姓 名 (中文)	1. 連日昌
	代表人 姓 名 (英文)	1.



四、中文發明摘要 (發明之名稱：熔絲結構)

本發明提供一種熔絲結構，包括一基底，該基底上具有一預定熔斷區域。一第一導體層，形成於部分該基底上。一介電層，形成於該基底與該第一導體層上。一第二導體層，形成於位於包括該預定熔斷區域之部分該介電層上。一第三導體層，形成於位於該第一導體層上的部分該介電層上，並且該第三導體層與該第一、二導體層不作電性接觸。以及至少一導體插塞，穿過該介電層，用以電性連接該第一導體層與該第二導體層，而成為一條熔絲。因此，利用本發明熔絲結構的該第三導體層，能夠在某一熔絲結構的該熔斷區域進行雷射燒斷(Laser Blow)製程時，避免對相鄰熔絲結構產生傷害。

英文發明摘要 (發明之名稱：)



本案已向

國(地區)申請專利

申請日期

案號

主張優先權

無

有關微生物已寄存於

寄存日期

寄存號碼

無

## 五、發明說明 (1)

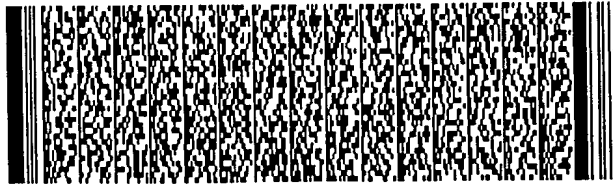
### [發明領域]

本發明是有關於一種熔絲結構(fuse structure)；特別是一種能夠在進行雷射燒斷(Laser Blow)製程時，避免對相鄰熔絲結構產生傷害之熔絲結構。

### [習知技術說明]

積體電路通常會視需要形成可熔斷的連接線(fusible links)，也就是「熔絲(fuse)」，當作程式化元件(programming elements)，以利客戶在積體電路製造後，進行程式化。當然，可熔斷的連接線不限於程式化的用途，這些連接線亦可用於修復(repairing)有缺陷的電路。例如，積體電路記憶體通常形成有冗餘電路(redundancy circuit)區域，當元件測試時發現有缺陷的電路時，可利用雷射燒斷(Laser Blow)可熔斷的連接線，以達到修復有缺陷電路的功效。為了使雷射能夠燒斷熔絲，業者通常必須在積體電路製程形成熔絲窗(fuse window)以露出熔絲。然而習知的熔絲結構在經雷射燒斷製程之後，常發現由於雷射光束對不準或雷射熱散射等的原因，造成熔絲旁的相鄰熔絲結構受到熱衝擊(thermal shock)的傷害，例如是產生龜裂(crack)，而使得產品在做高溫高溼加速應力測試之失敗(HAST Fail)、以及產品可靠度和良率之降低。

以下利用第1圖所示之習知的熔絲結構剖面圖，及第2圖所示之習知的熔絲結構上視圖，以說明習知之熔絲結構。其中第1圖係從第2圖之C-C'切線處來看。



## 五、發明說明 (2)

首先，請參照第1圖，符號100表示一絕緣層基底，有一預定熔斷區域110。部分該基底100上形成有一金屬層M0。該M0層上形成有一氧化層120。然後在部分該氧化層120上形成有另一金屬層M1。在該M0層及該M1層之間有一氧化層120，並且具有至少一導體插塞130穿過該氧化層120，用以電性連接該M0層及該M1層。另外在位於包含該預定熔斷區域110的該部分金屬層M1以及部分該氧化層120上方，更形成有一熔絲窗140，而符號150係表示鈍化層。

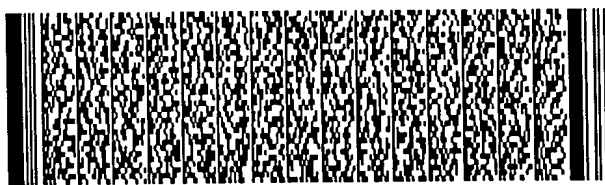
接著，請參照第2圖，第2圖係第1圖的上視圖，在熔絲窗140中，通常有複數條熔絲結構210、220、230，每一條熔絲結構係包括該M0層、該導體插塞130及該M1層。其中實線係表示M1層，虛線係表示M0層，而且每一條熔絲結構有各自的該熔斷區110。例如當雷射光束290照射在熔絲結構220的位於該預定熔斷區域110的M1層時，由於雷射光束290對不準或雷射熱散射的原因，造成熔絲旁的相鄰熔絲結構210、230的該M0層受到熱衝擊的傷害，例如是產生龜裂(crack)，而使得產品在做高溫高溼加速應力測試之失敗(HAST Fail)、以及產品可靠度和良率之降低。

### [發明概述]

有鑑於此，本發明的目的在於提供一種熔絲結構，特別是一種能夠在做雷射燒斷(Laser Blow)製程時，避免對相鄰熔絲結構的導體層產生傷害之熔絲結構。

根據上述目的，本發明提供一種熔絲結構，包括：

(a) 一絕緣層基底，該基底上具有一預定熔斷區域；(b) 一





### 五、發明說明 (3)

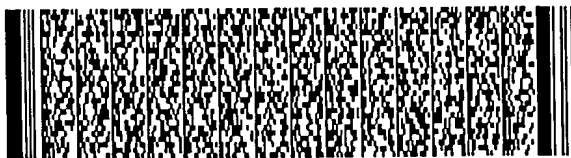
第一導體層，形成於部分該基底上；(c)一介電層，形成於該基底與與該第一導體層上；(d)一第二導體層，形成於位於包括該預定熔斷區域之部分該介電層上；(e)一第三導體層，形成於位於該第一導體層上的部分該介電層上，並且該第三導體層與該第一、二導體層不作電性接觸；以及(f)至少一導體插塞，穿過該介電層，用以電性連接該第一導體層與該第二導體層。

根據上述目的，本發明提供另一種熔絲結構，包括：(a)一絕緣層基底，該基底上具有一預定熔斷區域；(b)一第一導體層，形成於部分該基底上；(c)一介電層，形成於該基底與與該第一導體層上；(d)一第二導體層，形成於位於包括該預定熔斷區域之該介電層上；以及(e)至少一導體插塞，穿過該介電層，用以電性連接該第一導體層與該第二導體層。

本發明的熔絲結構特徵在於：在欲受保護的該第一導體層上方，形成當作是浮置層(floating layer)的該第三導體層；或是延伸該第二導體層至該第一導體層上方側。其用意在於：當雷射光照射位在某一個熔絲結構的位於該預定熔斷區域之該第二導體層時，其相鄰熔絲結構的該浮置層(即該第三導體層)或相鄰熔絲結構的不位在該熔斷區域的該第二導體層能夠阻擋或吸收多餘的雷射能量，使得相鄰熔絲結構不會受到傷害。

#### 圖式之簡單說明

第1圖係習知的熔絲結構剖面圖。



## 五、發明說明 (4)

第2圖係第1圖的上視圖。

第3圖係本發明第一實施例的熔絲結構剖面圖。

第4圖係第3圖的上視圖。

第5圖係本發明第二實施例的熔絲結構剖面圖。

第6圖係第5圖的上視圖。

### 符號之說明

100、300、500~絕緣層基底；

110、310、510~預定熔斷區域；

M0、M1~導體層；

120、330、530~氧化層；

130、360、560~導體插塞；

140、370、570~熔絲窗；

150、380、580~鈍化層；

320、520~第一導體層；

340、540~第二導體層；

350~第三導體層；

210、220、230、410、420、430、610、620、630~熔

絲結構。

### 實施例

#### 第一實施例

以下利用第3圖及第4圖來說明本發明實施例。第3圖係本發明第一實施例的熔絲結構剖面圖。第4圖係第3圖的上視圖。其中第3圖係從第4圖之D-D'切線處之剖面來看。

首先，請參照第3圖，此圖顯示一例如由氧化矽構成



#### 五、發明說明 (5)

之絕緣層基底300，該基底上具有一預定熔斷區域310，在該基底300表面形成有一例如是鎢金屬材料構成之第一導體層320。然後在該基底300與該第一導體層320上形成有一介電層330，而該介電層330例如是二氧化矽層。

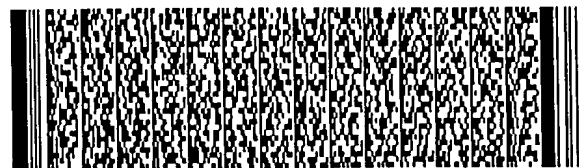
仍請參照第3圖，然後在位於包括該預定熔斷區域310之部分該介電層330上形成有一第二導體層340，而該第二導體層340例如是由鋁、鋁銅合金或複晶矽材料構成。

接著，仍請參照第3圖，位於該第一導體層320上的部分該介電層330上形成有一當作是浮置層350的第三導體層350，並且該第三導體層350與該第一導體層330、該第二導體層340不作電性接觸，而該第三導體層350例如是由鋁、鋁銅合金或複晶矽材料構成，且該第三導體層350可以和該第一導體層340同時in-situ形成。

然後，仍請參照第3圖，形成至少一例如是鎢插塞的導體插塞360，穿過該介電層330，用以電性連接該第一導體層320與該第二導體層340，而成為一條熔絲。

再者，前述之熔絲結構，其中在該第二導體層340和該第三導體層350上，更包括一具有熔絲窗開口370的鈍化層380，而該熔絲窗(fuse window)開口370係用以露出包括位於該預定熔斷區域310的該第二導體層340與至少部分的該第三導體層350。其中該鈍化層380例如是由PE-TEOS氧化矽或氮化矽所構成。

接著請參照第4圖。第4圖係第3圖的上視圖。在該熔絲窗370(fuse window)內通常有複數個熔絲結構410、420



## 五、發明說明 (6)

、430，每一熔絲結構皆包括有該第一導體層320、該導體插塞360、該第二導體層340及該第三導體層350，而且每一熔絲結構有各自的該熔斷區310，且該等熔絲結構410、420、430彼此之間不作電性接觸，並且每個該熔絲結構中位於該預定熔斷區域310的該第二導體層340的兩側，係對應相鄰該等熔絲結構中的該等第三導體層350。其中部分該第二導體層340係對應該熔斷區310，而該第一導體層320係受到當作是浮置層350的該第三導體層350的保護。

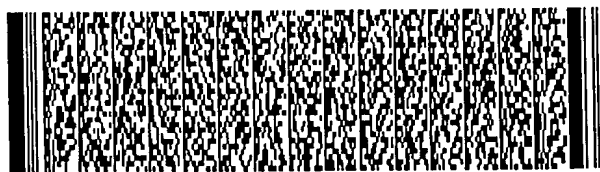
例如當雷射光束490照射在該熔絲結構420之位於預定熔斷區310的該第二導體層340時，由於雷射光束490多餘的能量會被相鄰的該熔絲結構410和該熔絲結構430之該浮置層(即該第三導體層)350、350吸收，使得相鄰的該等熔絲結構410和430之該等第一導體層320、320受到保護而不會被損害，而能提昇產品可靠度和良率。

### 第二實施例

以下利用第5圖及第6圖來說明本發明實施例。第5圖係本發明第二實施例的熔絲結構剖面圖。第6圖係第5圖的上視圖。其中第5圖係從第6圖之E-E'切線處之剖面來看。

首先，請參照第5圖，此圖顯示一例如由氧化矽構成之絕緣層基底500，該基底上具有一預定熔斷區域510，在該基底500表面形成有一例如是鎢金屬材料構成之第一導體層520。然後在該基底500與該第一導體層520上形成有一介電層530，而該介電層530例如是二氧化矽層。

仍請參照第5圖，然後在位於包括該預定熔斷區域510



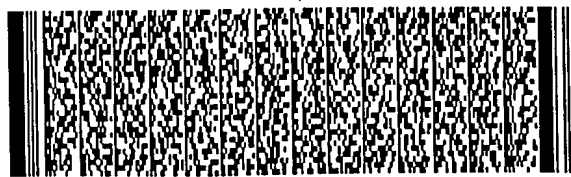
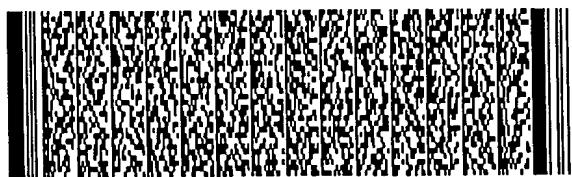
#### 五、發明說明 (7)

之該介電層530上形成有一第二導體層540，而該第二導體層540例如是由鋁、鋁銅合金或複晶矽材料構成。

然後，仍請參照第5圖，形成至少一例如是鎢插塞的導體插塞560，穿過該介電層530，用以電性連接該第一導體層520與該第二導體層540，而成為一條熔絲。

再者，前述之熔絲結構，其中在該第二導體層540上，更包括一具有熔絲窗開口570的鈍化層580，而該熔絲窗(fuse window)開口570係用以露出包括位於該預定熔斷區域510的該第二導體層540與部分位於非該預定熔斷區域之該第二導體層540。其中該鈍化層580例如是由PE-TEOS氧化矽或氮化矽所構成。

接著請參照第6圖。第6圖係第5圖的上視圖。在該熔絲窗570(fuse window)內通常有複數個熔絲結構610、620、630，每一熔絲結構係包括有該第一導體層520、該導體插塞560及該第二導體層540，而且每一熔絲結構有各自的該熔斷區510，該等熔絲結構610、620、630彼此之間不作電性接觸，並且每個該熔絲結構中位於該預定熔斷區域510的該第二導體層540兩側，係對應相鄰該等熔絲結構的不位在該預定熔斷區域510的該等第二導體層540。其中部分該第二導體層540係對應該熔斷區510，而該第一導體層520係受到該第二導體層540的保護。例如當雷射光束590照射在該熔絲結構620之位於預定熔斷區510的該第二導體層540時，由於雷射光束590多餘的能量會被相鄰的該熔絲結構610和該熔絲結構630之不位在該預定熔斷區域510的



#### 五、發明說明 (8)

該第二導體層540、540吸收，使得相鄰的該等熔絲結構610和630之該等第一導體層520、520受到保護而不會被損害，而能提昇產品可靠度和良率。

雖然本發明已以較佳實施例揭露如上，然其並非用以限定本發明，任何熟習此項技藝者，在不脫離本發明之精神和範圍內，當可作更動與潤飾，因此本發明之保護範圍當視後附之申請專利範圍所界定者為準。



## 六、申請專利範圍

### 1. 一種熔絲結構，包括：

- 一基底，該基底上具有一預定熔斷區域；
- 一第一導體層，形成於部分該基底上；
- 一介電層，形成於該基底與與該第一導體層上；
- 一第二導體層，形成於位於包括該預定熔斷區域之部分該介電層上；

- 一第三導體層，形成於位於該第一導體層上的部分該介電層上，並且該第三導體層與該第一、二導體層不作電性接觸；以及

至少一導體插塞，穿過該介電層，用以電性連接該第一導體層與該第二導體層。

2. 如申請專利範圍第1項所述之熔絲結構，其中該第一導體層係鎢金屬材料。

3. 如申請專利範圍第1項所述之熔絲結構，其中該第二導體層係鋁、鋁銅合金或複晶矽材料。

4. 如申請專利範圍第1項所述之熔絲結構，其中該第三導體層係鋁、鋁銅合金或複晶矽材料。

5. 如申請專利範圍第1項所述之熔絲結構，其中該介電層係二氧化矽層。

6. 如申請專利範圍第1項所述之熔絲結構，其中該導體插塞係鎢插塞。

7. 如申請專利範圍第1項所述之熔絲結構，其中在該第二導體層和該第三導體層上，更包括一具有開口的鈍化層，而該開口係用以露出包括位於該預定熔斷區域的該第



## 六、申請專利範圍

二導體層與至少部分該第三導體層。

8. 如申請專利範圍第7項所述之熔絲結構，其中該鈍化層係PE-TEOS氧化矽或氮化矽層。

9. 一種熔絲窗，該熔絲窗內具有複數個熔絲結構，而各該熔絲結構包括：

一基底，該基底上具有一預定熔斷區域；

一第一導體層，形成於部分該基底上；

一介電層，形成於該基底與該第一導體層上；

一第二導體層，形成於位於包括該預定熔斷區域之部分該介電層上；

一第三導體層，形成於位於該第一導體層上的部分該介電層上，並且該第三導體層與該第一、二導體層不作電性接觸；以及

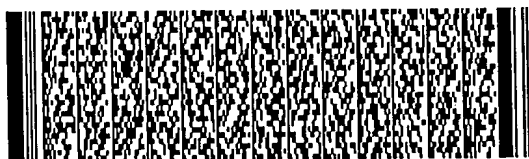
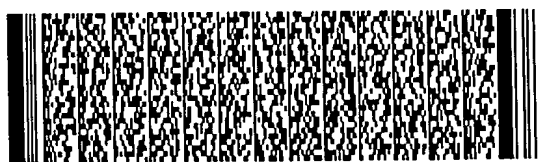
至少一導體插塞，穿過該介電層，用以電性連接該第一導體層與該第二導體層；

其中該熔絲窗內的該等熔絲結構彼此有各自的該預定熔斷區域，該等熔絲結構彼此之間不作電性接觸，並且每個該熔絲結構中位於該預定熔斷區域的該第二導體層的兩側，係對應相鄰該等熔絲結構中的該等第三導體層。

10. 如申請專利範圍第9項所述之熔絲窗，其中該第一導體層係鎢金屬材料。

11. 如申請專利範圍第9項所述之熔絲窗，其中該第二導體層係鋁、鋁銅合金或複晶矽材料。

12. 如申請專利範圍第9項所述之熔絲窗，其中該第三





## 六、申請專利範圍

導體層係鋁、鋁銅合金或複晶矽材料。

13. 如申請專利範圍第9項所述之熔絲窗，其中該介電層係二氧化矽層。

14. 如申請專利範圍第9項所述之熔絲窗，其中該導體插塞係鎢插塞。

15. 一種熔絲結構，包括：

- 一基底，該基底上具有一預定熔斷區域；
- 一第一導體層，形成於部分該基底上；
- 一介電層，形成於該基底與該第一導體層上；
- 一第二導體層，形成於該介電層上；以及

至少一導體插塞，穿過該介電層，用以電性連接該第一導體層與該第二導體層。

16. 如申請專利範圍第15項所述之熔絲結構，其中該第一導體層係鎢金屬材料。

17. 如申請專利範圍第15項所述之熔絲結構，其中該第二導體層係鋁、鋁銅合金或複晶矽材料。

18. 如申請專利範圍第15項所述之熔絲結構，其中該介電層係二氧化矽層。

19. 如申請專利範圍第15項所述之熔絲結構，其中該導體插塞係鎢插塞。

20. 如申請專利範圍第15項所述之熔絲結構，其中在該第二導體層上，更包括一具有開口的鈍化層，而該開口係用以露出包括位於該預定熔斷區域的該第二導體層與部分位於非該預定熔斷區域之該第二導體層。



## 六、申請專利範圍

21. 如申請專利範圍第20項所述之熔絲結構，其中該鈍化層係PE-TEOS氧化矽或氮化矽層。

22. 一種熔絲窗，該熔絲窗內具有複數個熔絲結構，而各該熔絲結構包括：

一基底，該基底上具有一預定熔斷區域；

一第一導體層，形成於部分該基底上；

一介電層，形成於該基底與該第一導體層上；

一第二導體層，形成於該介電層上；以及

至少一導體插塞，穿過該介電層，用以電性連接該第一導體層與該第二導體層；

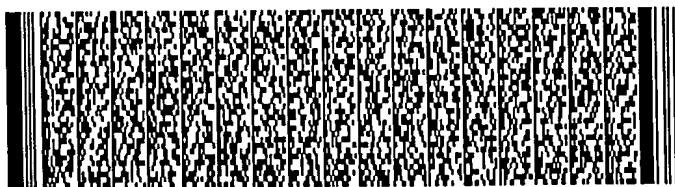
其中該熔絲窗內的該等熔絲結構彼此有各自的該預定熔斷區域，該等熔絲結構彼此之間不作電性接觸，並且每個該熔絲結構中位於該預定熔斷區域的該第二導體層兩側，係對應相鄰該等熔絲結構的不位在該預定熔斷區域的該等第二導體層。

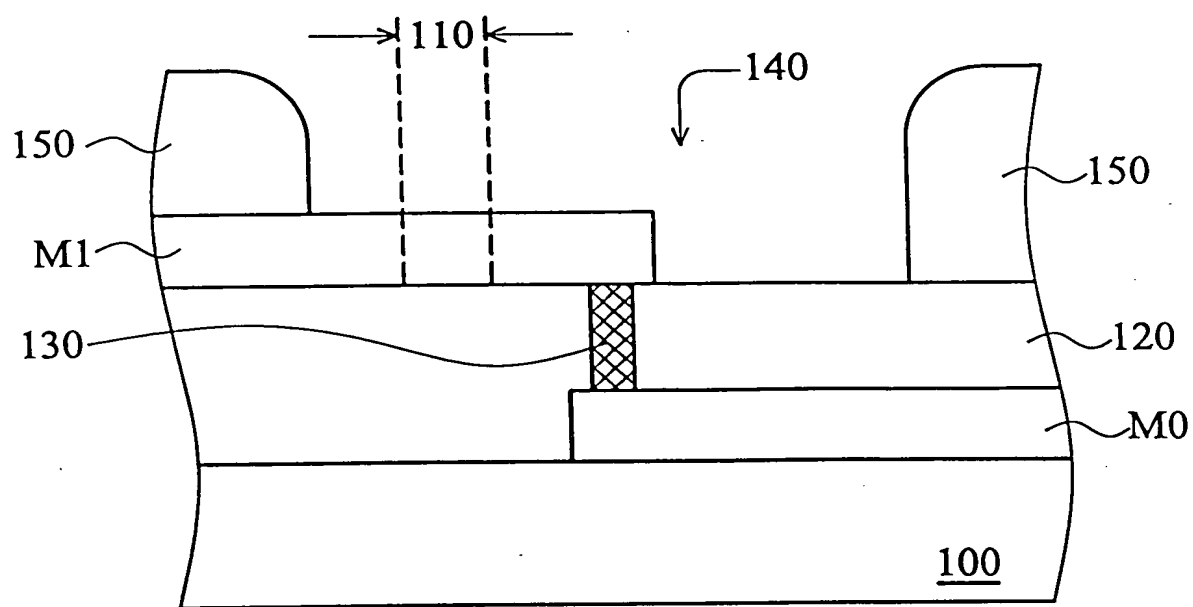
23. 如申請專利範圍第22項所述之熔絲窗，其中該第一導體層係鎢金屬材料。

24. 如申請專利範圍第22項所述之熔絲窗，其中該第二導體層係鋁、鋁銅合金或複晶矽材料。

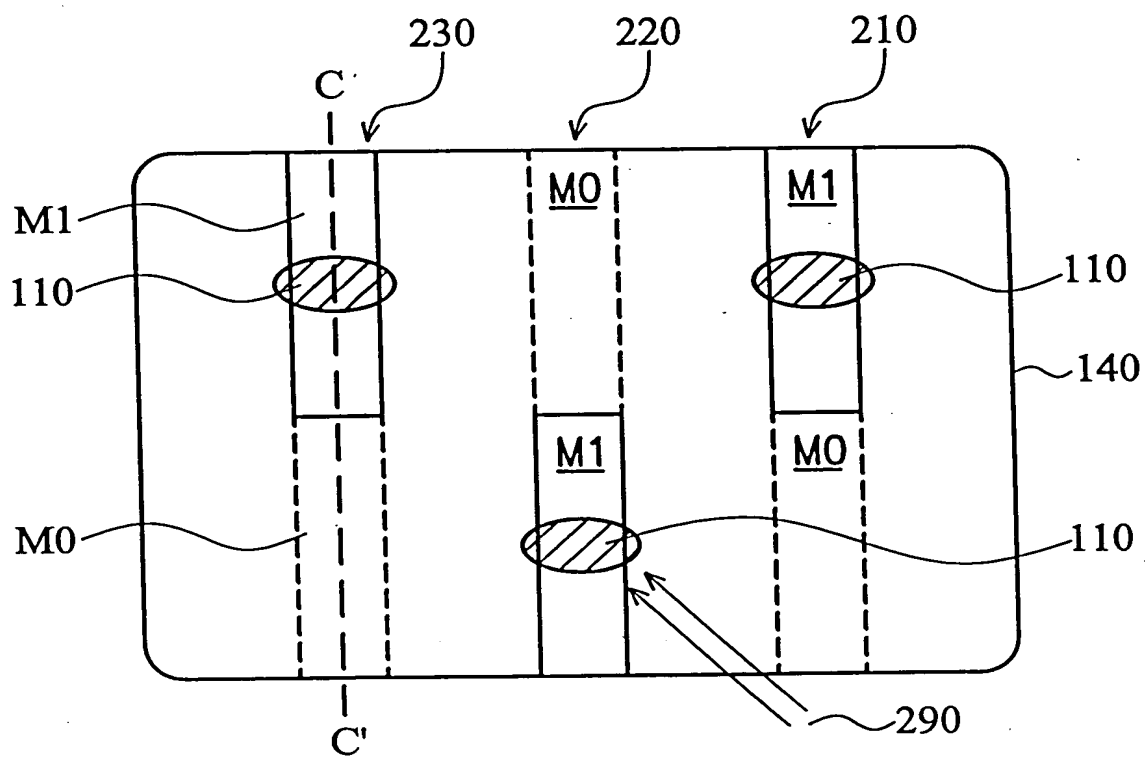
25. 如申請專利範圍第22項所述之熔絲窗，其中該介電層係二氧化矽層。

26. 如申請專利範圍第22項所述之熔絲窗，其中該導體插塞係鎢插塞。

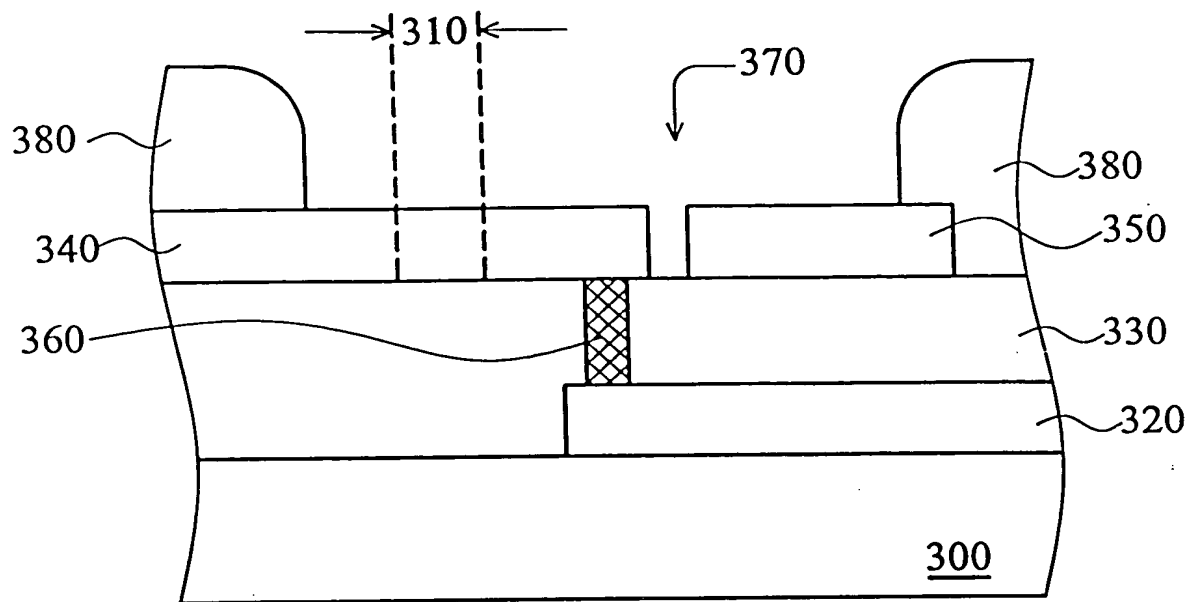




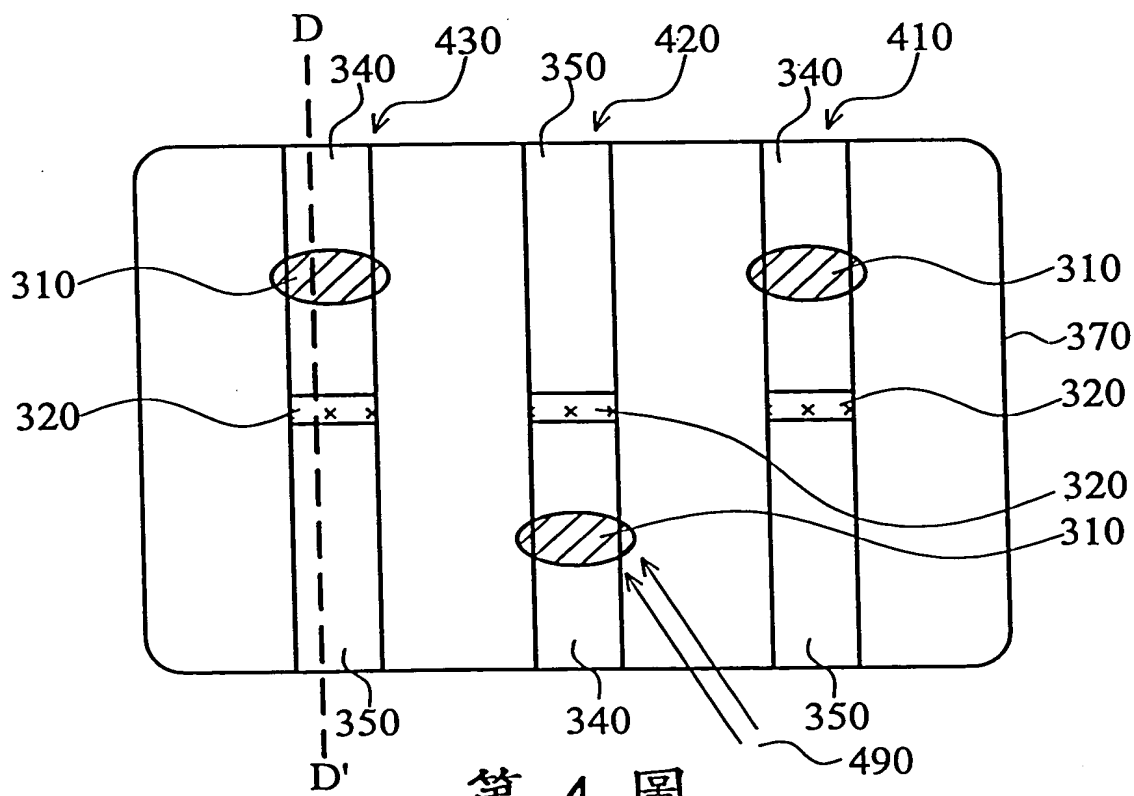
第 1 圖



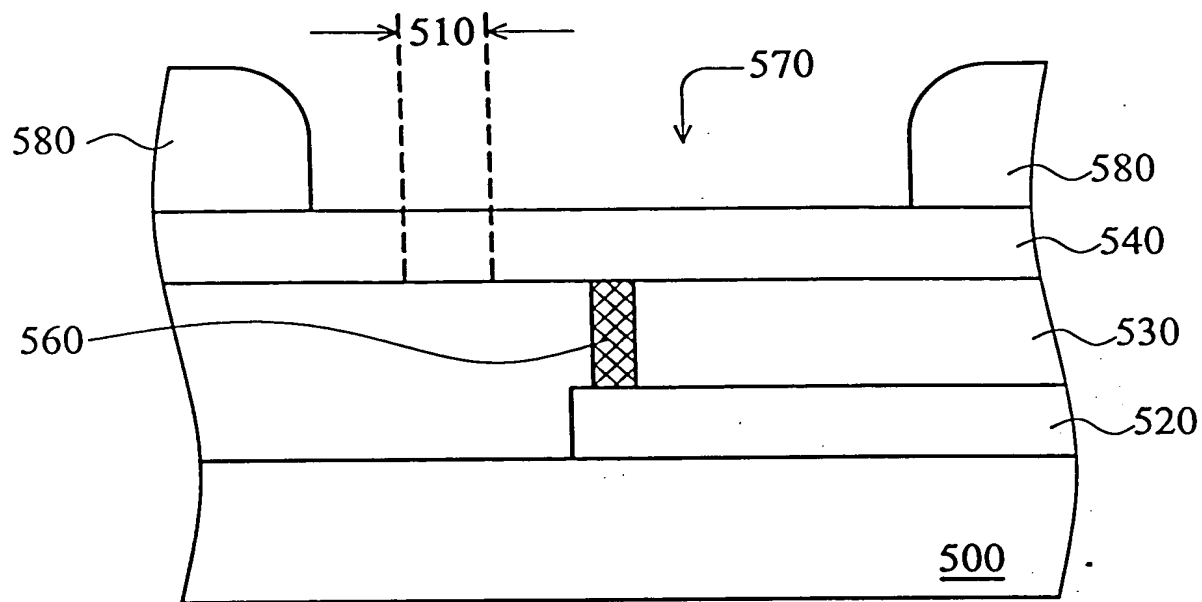
第 2 圖



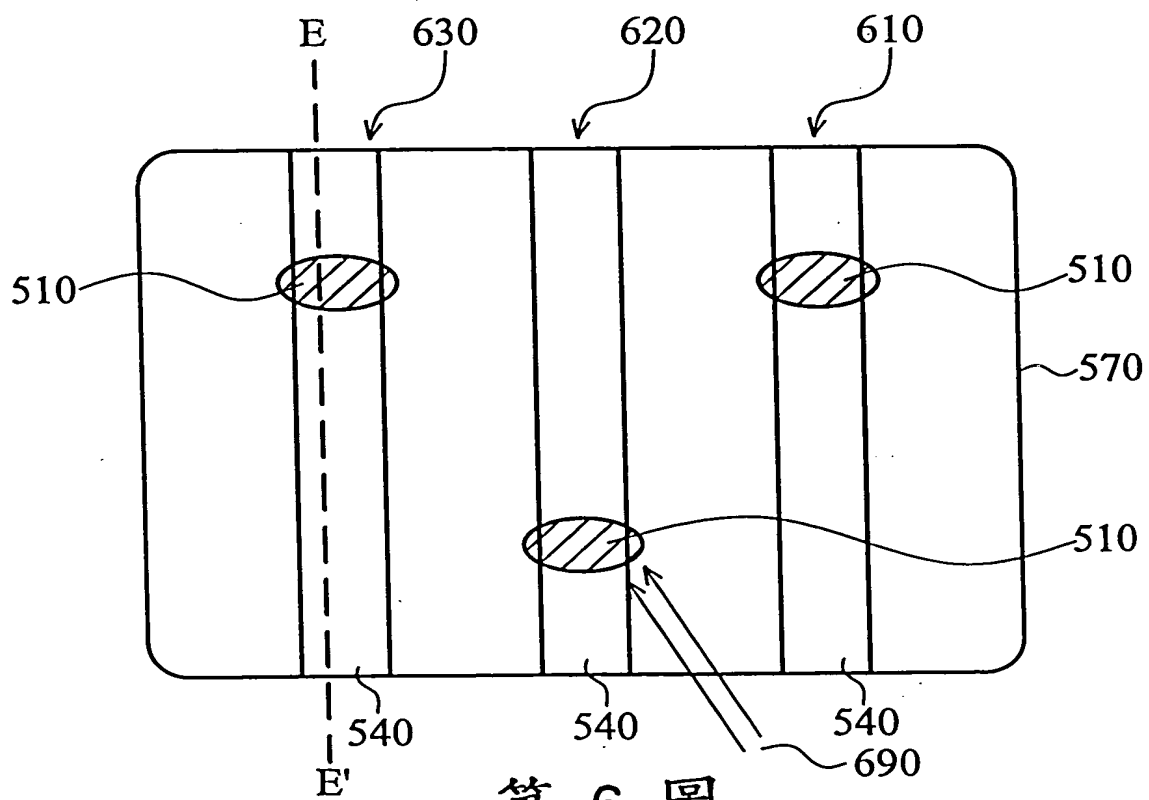
第 3 圖



第 4 圖



第 5 圖



第 6 圖



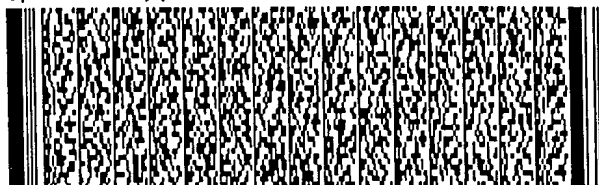
第 2/15 頁



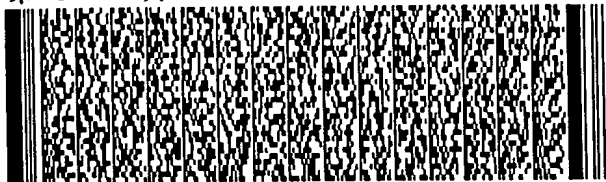
第 4/15 頁



第 4/15 頁



第 5/15 頁



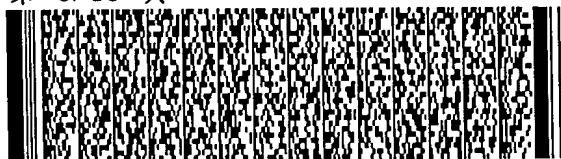
第 5/15 頁



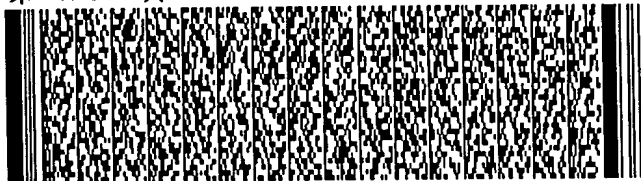
第 6/15 頁



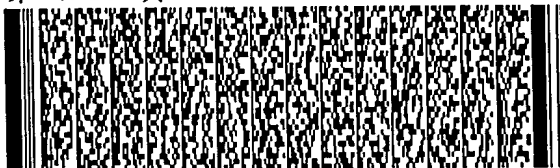
第 6/15 頁



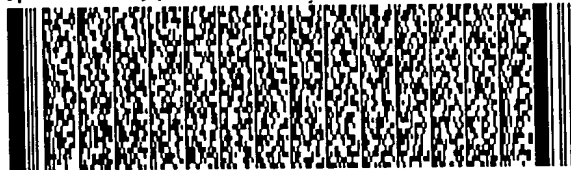
第 7/15 頁



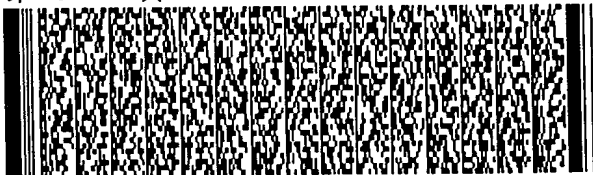
第 8/15 頁



第 8/15 頁



第 9/15 頁



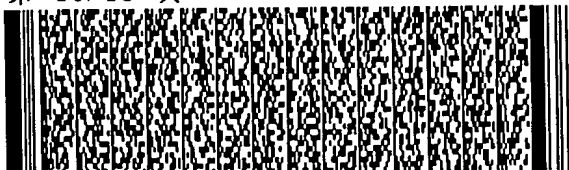
第 9/15 頁



第 10/15 頁



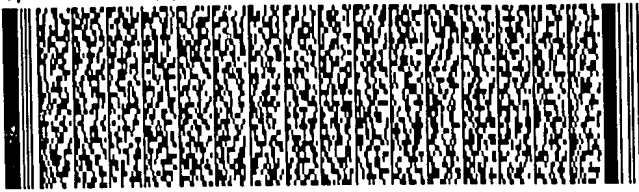
第 10/15 頁



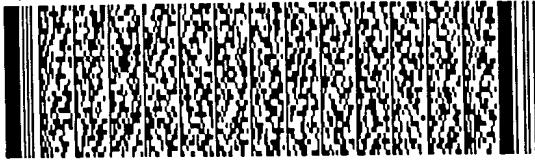
第 11/15 頁



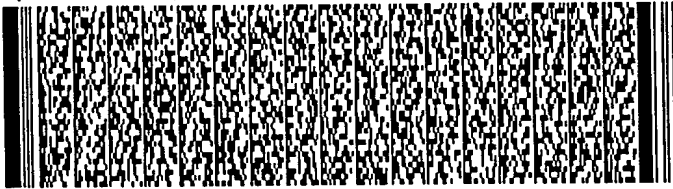
第 12/15 頁



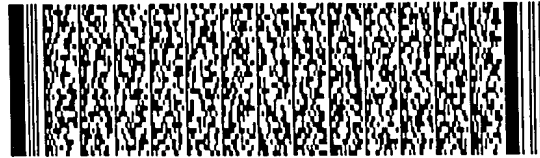
第 13/15 頁



第 15/15 頁



第 13/15 頁



第 14/15 頁

